

CVD法によるSi-Ge系薄膜の形成とその応用に関する研究

著者	程 敏林
号	1221
発行年	1989
URL	http://hdl.handle.net/10097/6494

氏 名	Cheng 程 敏 林
授 与 学 位	工 学 博 士
学位授与年月日	平成 2 年 5 月 28 日
学位授与の根拠法規	学位規則第 5 条第 1 項
研究科, 専攻の名称	東北大学大学院工学研究科 (博士課程) 電気及通信工学専攻
学 位 論 文 題 目	CVD 法による Si - Ge 系薄膜の形成と その応用に関する研究
指 導 教 官	東北大学教授 御子柴宣夫
論 文 審 査 委 員	東北大学教授 御子柴宣夫 東北大学教授 小野 昭一 東北大学教授 大見 忠弘 東北大学助教授 室田 淳一

論 文 内 容 要 旨

第 1 章 序 論

情報処理装置の発達に伴い、シリコン (Si) 集積回路の高性能化・大容量化がますます必要とされており、素子の微細化のためのプロセス技術の開発は目ざましいものがある。それと同時に、高速化・多機能化を可能にするヘテロデバイスの集積回路への適用が期待され、Si 基板上へのヘテロエピタキシャル成長技術の開発がきわめて重要となってきた。その中で、本研究で対象とする Ge, $\text{Si}_{1-x}\text{Ge}_x$ は、Si との物理的・化学的整合性がよく、また、 $\text{Si}_{1-x}\text{Ge}_x$ の組成が連続的に変えられ、それによって、 $\text{Si}_{1-x}\text{Ge}_x$ のバンドギャップも連続的に変化するため、Si 基板上のヘテロ構造構成の上で興味ある材料である。しかし、これを Si 集積回路に適用するためには、高歩留まり化、微細化などを考慮したヘテロエピタキシャル成長技術の確立や、Si プロセスとの整合性を明らかにすることが必要である。

本研究で取り上げた化学気相成長 (Chemical Vapor Deposition ; CVD) 法は、他の薄膜形成法に比べ、生産的に優れ、素子の微細化に欠くことのできない選択成長も可能であるという利点を有しており、集積回路を製作する上で重要な技術となっている。しかし、従来の CVD 法では、装置の清浄度、反応に用いられるガスの純度は必ずしも良くなく、良質な Ge および $\text{Si}_{1-x}\text{Ge}_x$ ヘテロエピタキシャル薄膜は得られていない。これは生成膜と基板との格子定数や熱膨張率の違いに起因して、界面への不要不純物が混入しやすく、欠陥が発生しやすいためである。したがって、Si 上で

の Ge, $\text{Si}_{1-x}\text{Ge}_x$ のヘテロエピタキシャル成長では、より一層の反応雰囲気の高清浄化が不可欠である。また、熱膨張係数の違いによる歪の導入を防ぐために、より低温で成長させる必要がある。

本研究は、減圧下での CVD の薄膜形成プロセスを高清浄化し、減圧 CVD 法による Si 基板上での Ge および $\text{Si}_{1-x}\text{Ge}_x$ の低温エピタキシャル成長・選択成長過程、さらにそれら薄膜の Si プロセスとの整合性を明らかにすることを目的としている。

第 2 章 高清浄減圧 CVD 装置

本章では、まず CVD 反応について考察し、表面反応律速となる薄膜形成条件を説明している。同時に本研究で用いた減圧ホットウォール形 CVD 装置と減圧コールドウォール形 CVD 装置の薄膜形成における位置づけを行い、さらに反応雰囲気を高清浄化するために、CVD 装置、特に高清浄ガス供給系、排気系、反応系について検討し、減圧 CVD 装置の最適使用方法について考察した。ここで得られた主な成果をまとめると、以下のようになる。

- (1) CVD 反応では、低温で形成圧力が低いほど表面反応律速になる。CVD 薄膜の量産化を考慮すると、バッチ処理方式のホットウォール形装置が優れているが、高堆積速度を得ようとする、高温・高分圧領域で反応を行わせる必要があり、気相反応や反応炉内での原料ガスの消費のため膜の均一性が確保できなくなるという問題がある。一方、コールドウォール形装置は、基板のみ加熱されており、そのため気相反応が抑えられ、高温・高分圧での堆積が可能となり、高堆積速度が実現できる。
- (2) 高清浄ガス供給系、磁気浮上式オイルフリーのターボ分子ポンプを排気系に用いることにより、反応炉内に供給されるガス中の水分濃度をすべて 23ppb 以下、到達真空度を 10^{-6} Pa 台とすることができた。また、ロードロック機構とパージボックスを導入し、反応炉内への大気混入を防いだ。すなわち、高清浄な雰囲気中で膜の堆積を可能とした。
- (3) ホットウォールおよびコールドウォール形減圧 CVD 装置で 600℃で、Si エピタキシャル成長が可能であることを確認し、反応雰囲気の高清浄化により、薄膜形成への基板材質の影響を低温で顕在化させることができることを明らかにした。

第 3 章 減圧 CVD 法による Ge 薄膜の形成

高清浄ホットウォール形減圧 CVD 装置を用いて、 GeH_4 - H_2 系の熱分解反応により、350～450℃の範囲での Ge の堆積条件と堆積速度、結晶性との関係について調べ、選択成長過程並びにエピタキシャル成長過程を考察した。ここで得られた主な成果をまとめると、以下のようになる。

- (1) 上記堆積温度範囲での Ge は SiO_2 上には堆積せず、従来報告されている温度より 400℃低い 350℃という温度で、Si のみに完全選択エピタキシャル成長する。
- (2) Si 上での Ge 薄膜の堆積速度は、 GeH_4 分圧に依存し、Langmuir 型速度式で表せる。堆積速度は、高温低分圧側では (111) Si 上に比べ (100) Si 上で高く、低温高分圧側ではその逆になるという現象が見いだされ、表面に吸着した GeH_4 および GeH_3 が解離した物質の表面被覆率は (111) 面上に比べ (100) 面上で高く、表面の吸着点密度は (111) 面上の方が高いとして

説明した。さらに表面の吸着点はダングリングボンドよりなると推定した。

- (3) 350°Cで得られた Ge 薄膜の反射電子線回折像はストリークパターンを示し、単結晶で平坦面である。しかし、Si ホモエピタキシャル成長膜で観察される菊池線は見られない。これは Ge 薄膜と Si 基板との間の格子不整合が原因であると考えられる。
- (4) Ge を (100) Si 上のビアホール部に完全選択させた結果、高温低分圧側では、{311} 面のファセットが [110] 方向にある四角錐のピラミッド形状になり、低温高分圧側ではファセットは観察されないことがわかった。前者では表面吸着した GeH_4 あるいはその解離した物質がステップで反応し、後者ではテラスでのダングリングボンドで反応するとして理解される。
- (5) GeH_4 は酸化膜を還元する効果が認められる。

第 4 章 減圧 CVD 法による $\text{Si}_{1-x}\text{Ge}_x$ 薄膜の形成

高純度コールドウォール形減圧 CVD 装置を用いて、 SiH_4 – GeH_4 系の熱分解反応により、550～600°Cの範囲での $\text{Si}_{1-x}\text{Ge}_x$ の堆積条件と堆積速度、結晶性との関係、選択成長条件について調べた。ここで得られた主な成果をまとめると、以下のようになる。

- (1) 550°Cという低温で、Si 上に均一で良好な $\text{Si}_{1-x}\text{Ge}_x$ ヘテロエピタキシャル成長を実現した。膜中の Ge 濃度の増加とともに表面が荒れるが、これは $\text{Si}_{1-x}\text{Ge}_x$ 薄膜と Si 基板との間の格子不整合が原因であると考えられる。
- (2) $\text{Si}_{1-x}\text{Ge}_x$ の堆積速度は、 GeH_4 分圧の増加に伴って急激に増加するが、 SiH_4 分圧の増加に対しては、最大値をもって減少する。 SiH_4 – GeH_4 系での反応は、Si と Ge の水素化物が基板表面に競争吸着し、吸着した Si 水素化物により増速されるとして解釈した。
- (3) 反応ガスの流量比と堆積温度を制御することにより、膜の組成を正確に制御することができた。膜中の Ge 濃度は GeH_4 分圧の増加に伴って増加し、 SiH_4 分圧の増加に対して減少する。低温ほど Ge が膜中に取り込まれ易い。
- (4) Si 上に比べ、 SiO_2 上への $\text{Si}_{1-x}\text{Ge}_x$ 薄膜の堆積の遅れが存在する現象が見いだされ、その遅れが $\text{GeH}_4/\text{SiH}_4$ 流量比が高くなるほど顕著になる。その遅れを利用して、550°Cの低温で $\text{Si}_{1-x}\text{Ge}_x$ 薄膜が Si 上のみに選択成長できることを明らかにした。

第 5 章 コンタクトホール部への Ge の埋め込み素子への応用

選択成長 Ge で埋め込んだコンタクトホール部のコンタクト特性並びにドーパント多結晶 Si から Ge を介して Si 基板に P を拡散させ作製した n^+ –p 接合ダイオードとドーパント Ge から Si 基板に B を拡散させ作製した p^+ –n 接合ダイオードの特性を調べ、Ge–CVD と Si プロセスとの整合性について考察した。

- (1) 選択成長 Ge により、コンタクトホールを平坦に埋め込むことができる。
- (2) 選択成長 Ge で埋め込んだコンタクトホールのコンタクト抵抗は多結晶 Si で埋め込んだものとはほぼ同じであり、良好なコンタクト特性を示す。特に B ドープ Ge を使用した結果、650°Cという低温で、B ドープ多結晶 Si で埋め込んだのと同程度のコンタクト特性を得られた。選

択成長 Ge は素子配線の平坦化に有効である。

- (3) Ge を介して P を拡散させて作製した $n^+ - p$ ダイオードの特性はドーフト多結晶 Si から直接 P を拡散させて作製した $n^+ - p$ ダイオードの特性とほぼ同じであり、また、B ドープ Ge により形成した浅い $P^+ - n$ 接合は良好な特性を示した。Ge を不純物拡散源に用いても、デバイスの特性に特に悪影響を与えないことがわかった。

以上の結果より、Ge-CVD は Si プロセスと十分な整合性があることを明らかにした。

第 6 章 結 論

本章では、本論文を要約し、主な成果を総括している。

審 査 結 果 の 要 旨

情報処理装置の発達に伴い、Si 集積回路の高性能化・大容量化がますます必要とされており、素子の微細化のためのプロセス技術の開発はめざましいものがある。それと同時に、高速化・多機能化を可能にするヘテロデバイスの集積回路への適用が期待され、Si 基板上へのヘテロエピタキシャル成長技術の開発がきわめて重要となってきた。

著者は、Si-Ge 系のヘテロエピタキシャル薄膜をSi 集積回路に適用することを念頭において、減圧下での化学気相成長 (CVD) 薄膜形成プロセスを高纯净化し、Si 基板上での Ge 及び Si-Ge 混晶の低温エピタキシャル成長・選択成長過程、さらにそれら薄膜の Si プロセスとの整合性を研究した。本論文は、これらの成果をまとめたもので全文 6 章よりなる。

第 1 章は序論である。

第 2 章では、まず CVD 反応について考察し、本研究で用いたホットウォール並びにコールドウォール形減圧 CVD 装置の薄膜形成における位置づけを明確にしている。さらに反応雰囲気を高纯净化するために、特にガス供給系、排気系、反応系を検討し、減圧 CVD 装置の最適使用方法を明らかにしている。

第 3 章では、 GeH_4 - H_2 系の反応を用いた Ge 薄膜の形成について述べている。反応雰囲気の高纯净化により、従来報告されている温度より 400°C 低い 350°C で、Ge は SiO_2 上には堆積せず Si 上にのみ完全選択エピタキシャル成長することを明らかにしている。Ge の堆積速度を GeH_4 分圧の関数として Langmuir 形の数式で表し、堆積速度の基板方位依存性を Ge の水素化物の表面吸着被覆率及び表面の吸着点密度が基板方位により異なるとして説明している。これは、表面反応に関する重要な知見である。

第 4 章では、 SiH_4 - GeH_4 系の反応により 550°C という低温で、Si 上に Si-Ge 混晶のヘテロエピタキシャル成長を実現している。さらに選択成長条件や Si と Ge の組成比制御条件を明らかにしている。

第 5 章では、選択成長 Ge で埋め込んだビアホール部のコンタクト特性並びにドーフト多結晶 Si から Ge を介して Si 基板に P を拡散させ作製した n^+p 接合ダイオードとドーフト Ge から Si 基板に B を拡散させ作製した p^+n 接合ダイオードの特性を調べ、選択成長 Ge が有効であることを示している。

第 6 章は結論である。

以上要するに本論文は、CVD 法による低温での Ge 及び Si-Ge 混晶のヘテロエピタキシャル成長・選択成長とそれらの Si プロセスとの整合性に関する実験的研究を行い、Si 集積回路の高性能化のための幾つかの興味ある知見を得たもので、電子材料工学の発展に寄与するところが少なくない。

よって、本論文は工学博士の学位論文として合格と認める。